



概述

AIP31108 是一种点阵式液晶显示列驱动器,具有 64 通道输出。芯片由显示存储器、64 位数据锁存器、64 位驱动器和解码逻辑组成。芯片内含的 RAM 用来存储从 8 位 MCU 传输来的显示数据并产生点阵液晶的驱动信号, AIP31108 和 AIP31107 共同组成液晶驱动模块。

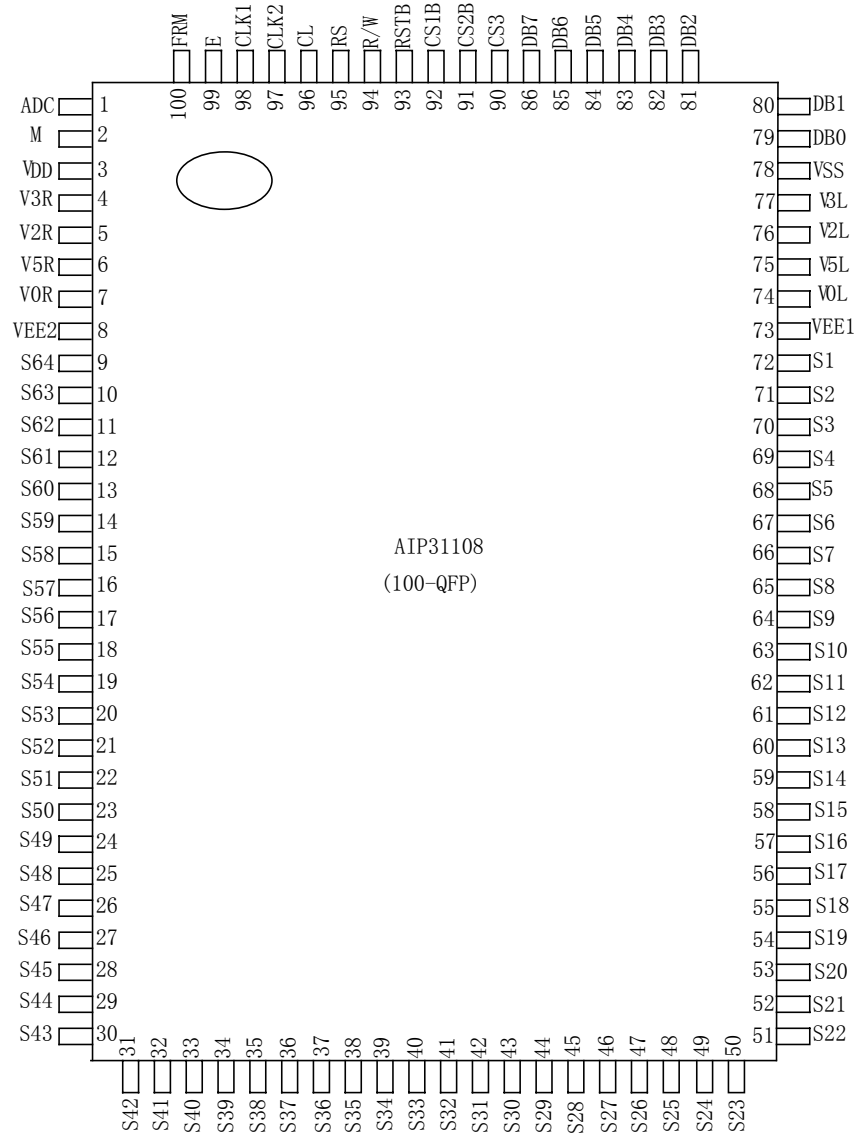
功能特点

- 64 通道点阵式液晶列驱动
- 输入、输出信号
输入:
 - 1) 8 位并联显示数据
 - 2) MPU 产生的控制信号
 - 3) 分级电压偏置
(V0R,V0L,V2R,V2L,
V3R,V3L,V5R,V5L)输出: 64 通道液晶驱动
- MPU 产生的显示数据存储于 RAM 中
- 内部 RAM
 - 1) 容量: 512 字节 (4096 位)
 - 2) RAM 每位数据:DATA=1:ON
DATA=0:OFF
- LCD 显示占空比: 1/32~1/64
- LCD 驱动电压: 8V~17V (VDD-VEE)
- 电源电压: +5V±10%
- 高压 CMOS 工艺
- 芯片尺寸: 3815*3760 (um*um), 芯片衬底接 VDD。
- 100QFP/100TQFP 封装



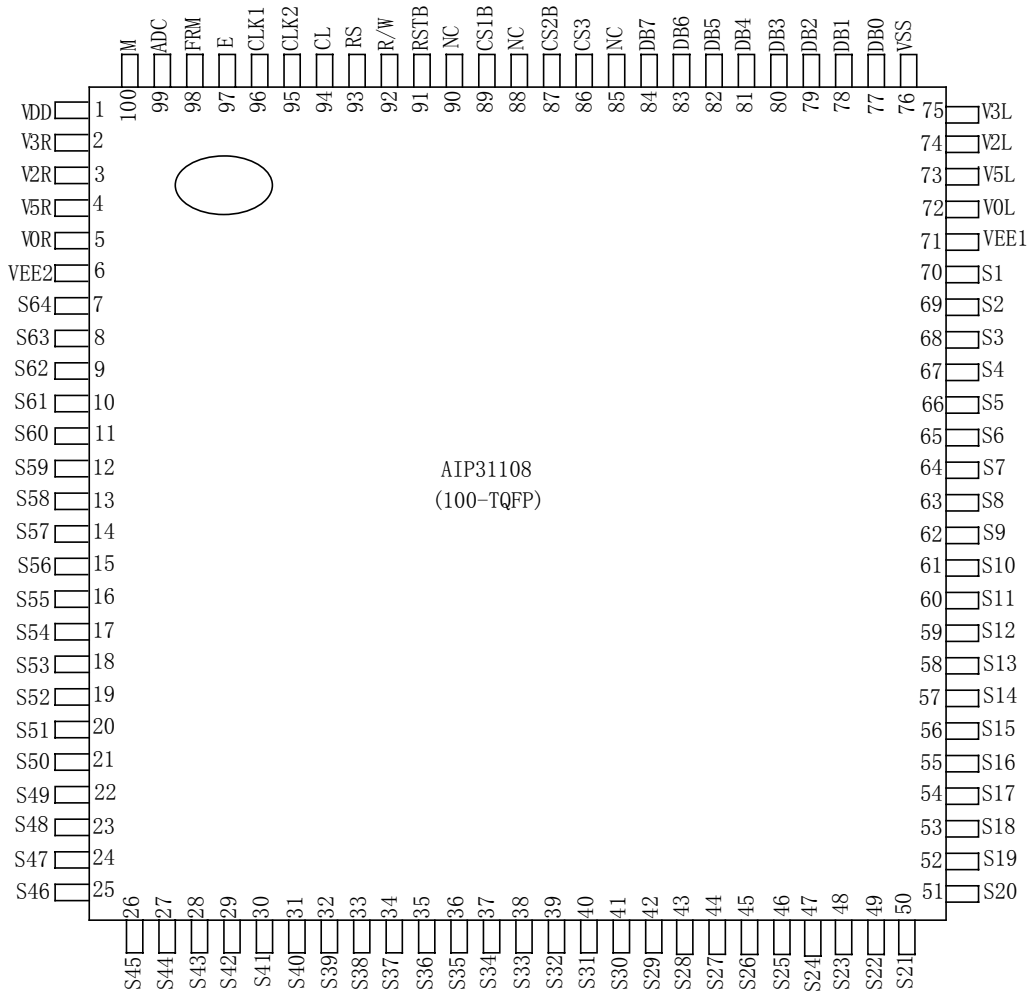
管脚排列图

100QFP



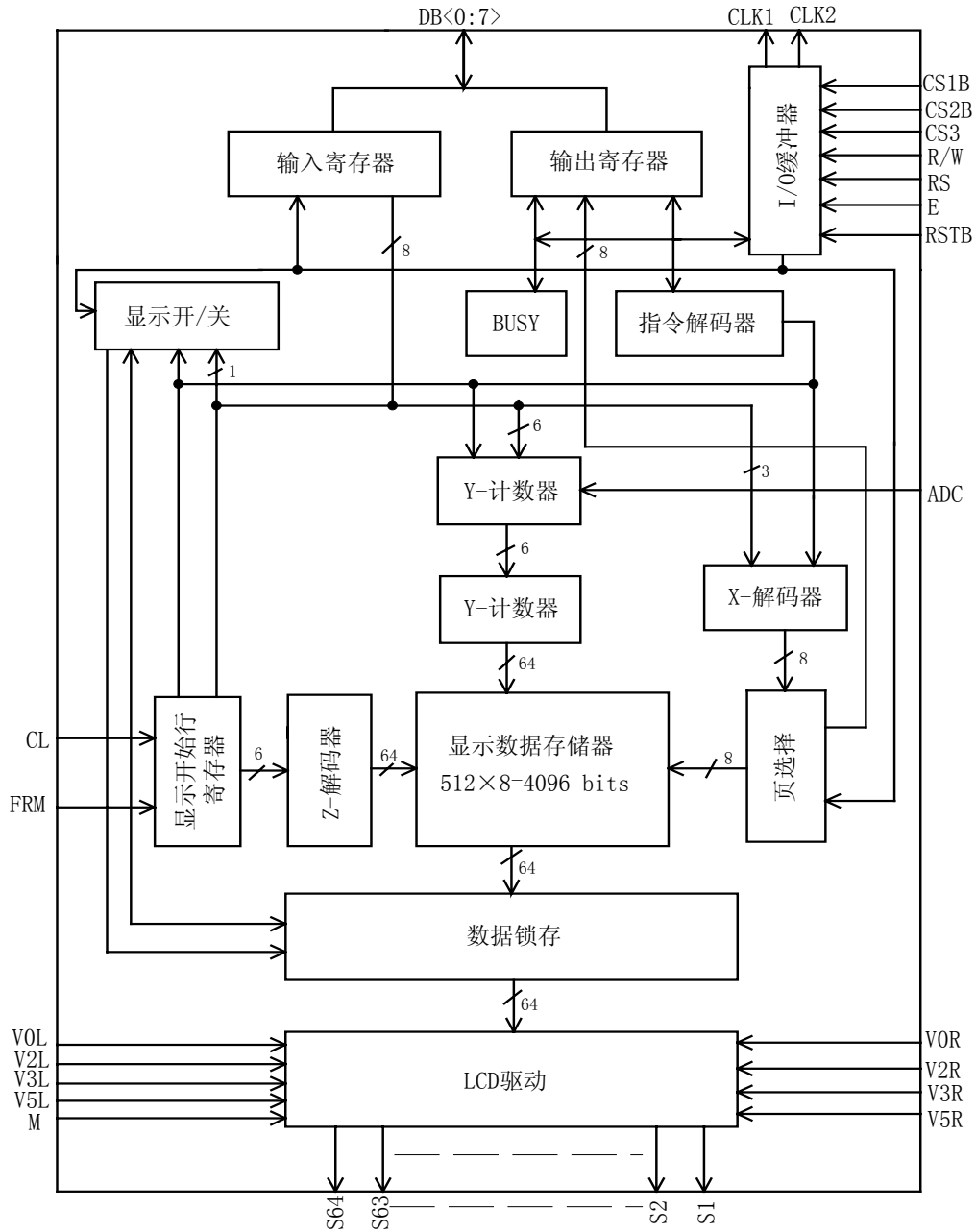


100TQFP





功能框图





管脚说明

管脚号	符号	I/O	说明				
3(1) 78(76) 73(71), 8(6)	V _{DD} V _{SS} V _{EE1, 2}	电源	内部逻辑电压 (+5V ±10%) 地 (0V) LCD 驱动电压 V _{SS} =0V, V _{DD} =+5V ±10%, V _{DD} -V _{EE} =8V~17V V _{EE1} 和 V _{EE2} 连在同一电压上				
74(72), 7(5) 76(74), 5(3) 77(75), 4(2) 75(73), 6(4)	V _{0L} , V _{0R} V _{2L} , V _{2R} V _{3L} , V _{3R} V _{5L} , V _{5R}	电压	LCD 驱动偏置电压 <table border="1" style="margin-left: 20px;"> <tr> <td>选择电平</td> <td>非选择电平</td> </tr> <tr> <td>V_{0L}(R), V_{5L}(R)</td> <td>V_{2L}(R), V_{3L}(R)</td> </tr> </table> VOL 和 VOR (V _{2L} &V _{2R} , V _{3L} &V _{3R} , V _{5L} &V _{5R}) 连在同一电压	选择电平	非选择电平	V _{0L} (R), V _{5L} (R)	V _{2L} (R), V _{3L} (R)
选择电平	非选择电平						
V _{0L} (R), V _{5L} (R)	V _{2L} (R), V _{3L} (R)						
92(90) 91(89) 90(88)	CS1B CS2B CS3	I	片选 为了芯片有效, 端口必须为 CS1B=L, CS2B=L, CS3=H				
2(100)	M	I	液晶驱动转换信号				
1(99)	ADC	I	地址控制信号: 决定存储器 Y 地址和数据输出端的对应关系 ADC=H → Y ₀ :S ₁ -Y ₆₃ :S ₆₄ ADC=L → Y ₀ :S ₆₄ -Y ₆₃ :S ₁				
100(98)	FRM	I	同步控制信号: 当 frame 信号变高后同步行信号和帧信号并预置 6 位 Z 计数器				
99(97)	E	I	使能信号 写模式(R/W=L) → DB<0:7>数据在 E 的下降沿被锁存 读模式(R/W=H) → E 为高电平时 DB<0:7>为读出数据				
98(96) 97(95)	CLK1 CLK2	I	内部工作两相时钟信号 该时钟信号用来执行显示 RAM 数据的输入/输出				
96(94)	CL	I	显示同步信号: 显示数据在 CL 信号上升沿被锁存, 在 CL 下降沿 Z 地址寄存器增 1				
95(93)	RS	I	数据或指令 RS=H → DB<0:7>: 显示 RAM 数据 RS=L → DB<0:7>: 指令数据				
94(92)	R/W	I	读/写 R/W=H → 数据出现在 DB<0:7>上, 当 E=H, CS1B=L, CS2B=L, CS3=H 时可以被 CPU 读出 R/W=L → 显示数据 DB<0:7>, 当 CS1B=L, CS2B=L, CS3=H 时, 并在 E 的下降沿被写入显示 RAM				
79-86(77-84)	DB0-DB7	I/O	数据总线 三态 I/O 端口				



管脚号	符号	I/O	说明													
72-9(70-7)	S1-S64	0	LCD 段驱动输出 显示存储器 1: 开 显示存储器 0: 关 (与显示存储器数据以及 M 有关) <table border="1" style="margin-left: 20px;"> <thead> <tr> <th>M</th> <th>数据</th> <th>输出电平</th> </tr> </thead> <tbody> <tr> <td rowspan="2">L</td> <td>L</td> <td>V_2</td> </tr> <tr> <td>H</td> <td>V_0</td> </tr> <tr> <td rowspan="2">H</td> <td>L</td> <td>V_3</td> </tr> <tr> <td>H</td> <td>V_5</td> </tr> </tbody> </table>	M	数据	输出电平	L	L	V_2	H	V_0	H	L	V_3	H	V_5
M	数据	输出电平														
L	L	V_2														
	H	V_0														
H	L	V_3														
	H	V_5														
93(91)	RSTB	I	复位信号 当 RSTB=L, - 开/关寄存器被置 0 (显示关) - 显示开始行寄存器被置 0 (Z 地址置 0, 从 0 行显示) 复位后, 这些状态仅能由指令改变。													
87(85) 88(88) 89(90)	NC		未连接													

极限工作条件

特性	符号	值	单位	备注
工作电压	V_{DD}	$-0.3 \sim +7.0$	V	(1)
电源电压	V_{EE}	$V_{DD}-19.0 \sim V_{DD}+0.3$	V	(4)
驱动器电源电压	V_B	$-0.3 \sim V_{DD}+0.3$	V	(1), (3)
	V_{LCD}	$V_{EE}-0.3 \sim V_{DD}+0.3$	V	(2)
工作温度	T_{OPR}	$-30 \sim +85$	$^{\circ}C$	
存储温度	T_{STG}	$-55 \sim +125$	$^{\circ}C$	

注:

1. 电压均相对于 $V_{SS}=0V$
2. V_{EE1} 、 V_{EE2} 接相同的电源电压, $V_{LCD}=V_{DD}-V_{EE}$
3. 对于 M、FRM、CL、RSTB、ADC、CLK1、CLK2、CS1B、CS2B、CS3、E、R/W、RS 和 DB0-DB7
4. 对于 $V_{OL}(R)$, $V_{2L}(R)$, $V_{3L}(R)$ 和 $V_{5L}(R)$ 。

$$V_{DD} \quad V_{OL}=V_{OR} \quad V_{2L}=V_{2R} \quad V_{3L}=V_{3R} \quad V_{5L}=V_{5R} \quad V_{EE}$$



电气特性

直流特性 (VDD=+5V±10%, VSS=0V, |VDD-VEE|=8~17V, Ta=-30~+85°C)

特性	符号	条件	最小	典型	最大	单位	备注
输入高电压	V _{IH1}	—	0.7V _{DD}	—	V _{DD}	V	(1)
	V _{IH2}	—	2.0	—	V _{DD}	V	(2)
输入低电压	V _{IL1}	—	0	—	0.3V _{DD}	V	(1)
	V _{IL2}	—	0	—	0.8	V	(2)
输出高电压	V _{OH}	I _{OH} =-200μA	2.4	—	—	V	(3)
输出低电压	V _{OL}	I _{OL} =1.6mA	—	—	0.4	V	(3)
输入漏电流	I _{LKG}	V _{IN} =V _{SS} -V _{DD}	-1.0	—	1.0	μA	(4)
三态(关)输入电流	I _{TSL}	V _{IN} =V _{SS} -V _{DD}	-5.0	—	5.0	μA	(5)
驱动输入漏电流	I _{DIL}	V _{IN} =V _{EE} -V _{DD}	-2.0	—	2.0	μA	(6)
工作电流	I _{DD1}	在显示期间	—	—	150	μA	(7)
	I _{DD2}	数据访问期间 访问周期=1MHz	—	—	600	μA	(7)
导通电阻	R _{ON}	V _{DD} -V _{EE} =15V I _{LOAD} =±0.1mA	—	—	7.5	KΩ	(8)

注：1. CL, FRM, M, RSTB, CLK1, CLK2

2. CS1B, CS2B, CS3, E, R/W, RS, DB0-DB7

3. DB0-DB7

4. 除 DB0-DB7

5. DB0-DB7 在高阻抗

6. V_{OL}(R), V_{2L}(R), V_{3L}(R), V_{5L}(R)

7. 1/64 占空比, FCLK=250KHz, 帧频率为 70Hz, 输出: 空载

8. V_{DD}-V_{EE}=15.5V V_{OL}(R) > V_{2L}(R)=V_{DD}-2/7(V_{DD}-V_{EE}) > V_{3L}(R)=V_{EE}+2/7(V_{DD}-V_{EE}) > V_{5L}(R)

交流特性 (VDD=+5V±10%, VSS=0V, Ta=-30~+85°C)

时序

特性	符号	最小	典型	最大	单位
CLK1、CLK2 周期时间	t _{CY}	2.5	—	20	us
CLK1 低电平宽度	t _{WL1}	625	—	—	ns
CLK2 低电平宽度	t _{WL2}	625	—	—	
CLK1 高电平宽度	t _{WH1}	1875	—	—	
CLK2 高电平宽度	t _{WH2}	1875	—	—	
CLK1-CLK2 相位差	t _{D12}	625	—	—	
CLK2-CLK1 相位差	t _{D21}	625	—	—	
CLK1、CLK2 上升时间	t _R	—	—	150	
CLK1、CLK2 下降时间	t _F	—	—	150	

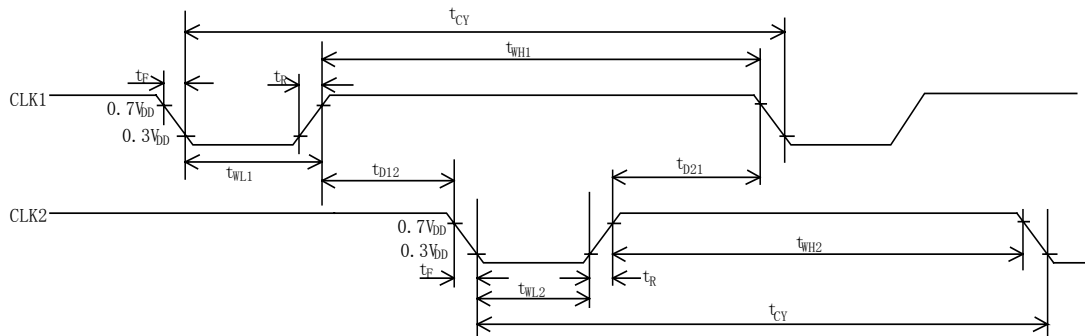


图 1. 外部时钟波形

显示控制时序

特性	符号	最小	典型	最大	单位
FRM 延迟时间	t_{DF}	-2	—	+2	us
M 延迟时间	t_{DM}	-2	—	+2	us
CL 低电平宽度	t_{WL}	35	—	—	us
CL 高电平宽度	t_{WH}	35	—	—	us

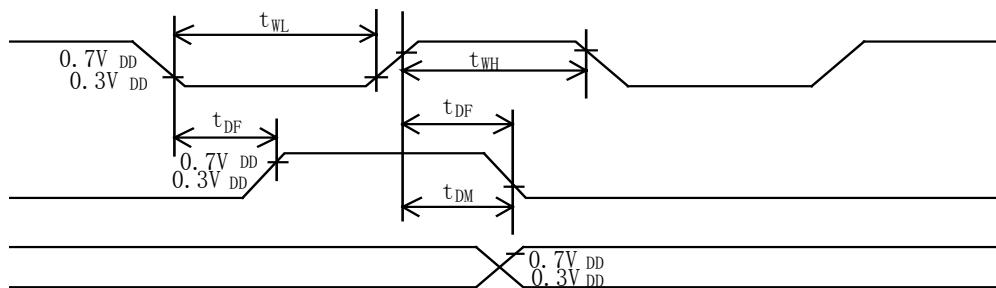


图 2. 显示控制波形



MPU 接口

特性	符号	最小	典型	最大	单位
E 周期	t_c	1000	—	—	ns
E 高电平宽度	t_{WH}	450	—	—	ns
E 低电平宽度	t_{WL}	450	—	—	ns
E 上升时间	t_R	—	—	25	ns
E 下降时间	t_F	—	—	25	ns
地址设置时间	t_{ASU}	140	—	—	ns
地址保持时间	t_{AH}	10	—	—	ns
数据设置时间	t_{DSU}	200	—	—	ns
数据延迟时间	t_D	—	—	320	ns
数据保持时间 (写)	t_{DHW}	10	—	—	ns
数据保持时间 (读)	t_{DHR}	20	—	—	ns

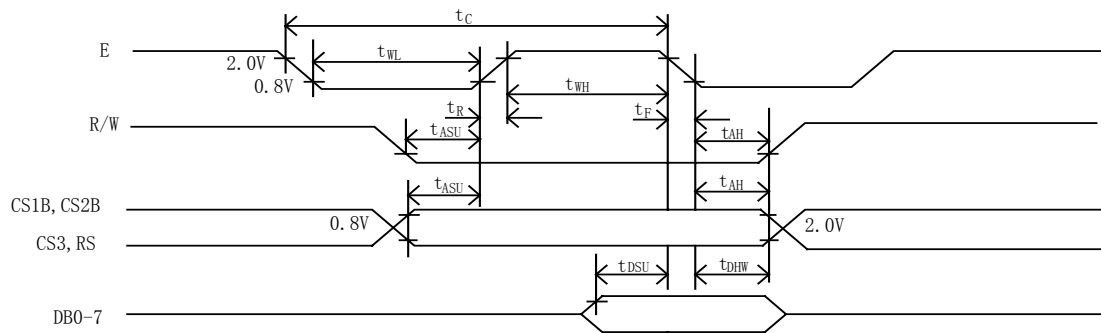


图 3. MPU 写时序

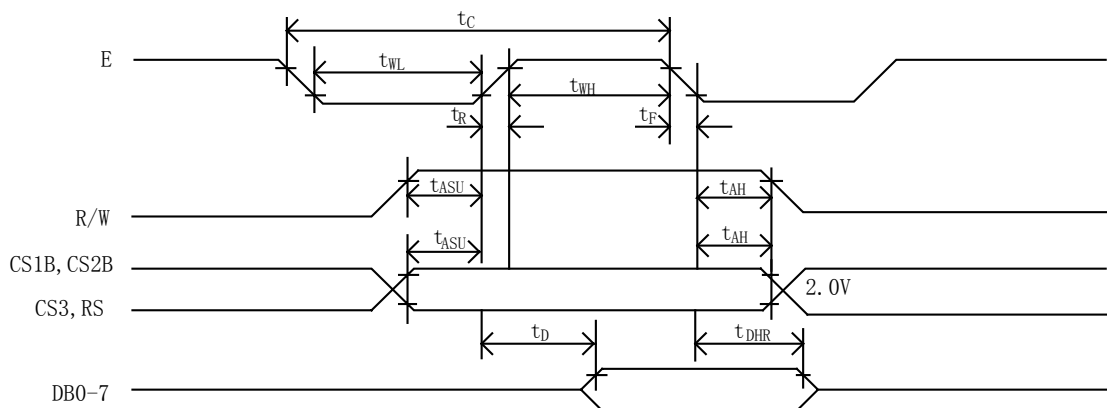


图 4. MPU 读时序



运行原理及方法

I/O 缓冲器

输入缓冲器控制着芯片是否处于有效状态。只有当 CS1B~CS3 为有效模式，否则数据的输入/输出和指令不会被执行，内部状态不变。RSTB 和 ADC 的运行与 CS1B~CS3 的状态无关。

输入寄存器

输入寄存器提供了一个芯片与具有不同工作频率的 MPU 的接口。输入寄存器临时存储用来暂存写进显示 RAM 数据，当 CS1B~CS3 有效，R/W 和 RS 选择输入寄存器。从 MPU 来的数据被写入到输入寄存器，然后再写入到显示存储器中。数据在 E 信号的下降沿被锁存并由内部操作自动写入显示 RAM。

输出寄存器

当 CS1B、CS2B 和 CS3 处于有效且 R/W=RS=H 时，输出寄存器暂存显示寄存器中的数据。当 CS1B、CS2B 和 CS3 处于有效且 R/W=H，RS=L 时，状态数据（忙检查）可以被读出。读显示 RAM 中的数据，需要两次读操作指令访问，第一次，显示数据 RAM 被锁存在输出寄存器中，第二次，MPU 读出锁存的数据。当忙标志为不需要两次。

RS	R/W	功能
L	L	指令
	H	状态读（忙检测）
H	L	写数据（从输入寄存器到显示数据存储器）
	H	读数据（从显示数据存储器到输出寄存器）

复位

系统可以被以下两种方式初始化：当上电时 RSTB 端保持低电平；接收 MPU 的指令；

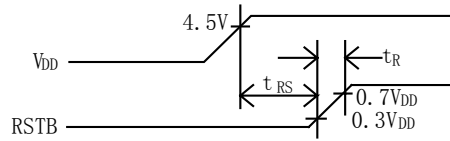
当 RSTB 端置低电平，执行下列步骤：

- 显示关
- 显示开始位置寄存器置 0（Z 计数器）

当 RSTB 为低时，除了读状态指令外其它的指令不被接收。因此，在确认 DB4=0（清除 RSTB）和 DB7=0（准备好）后执行其它指令

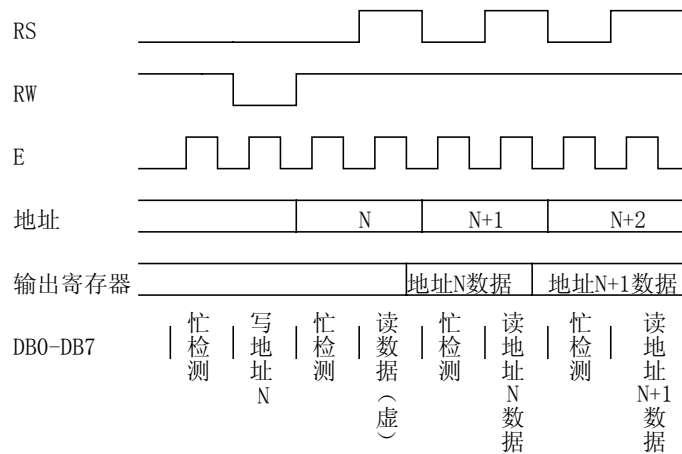
初始供电条件 如下表

参数	符号	最小	典型	最大	单位
复位时间	t _{RS}	1.0	—	—	us
上升时间	t _R	—	—	200	ns

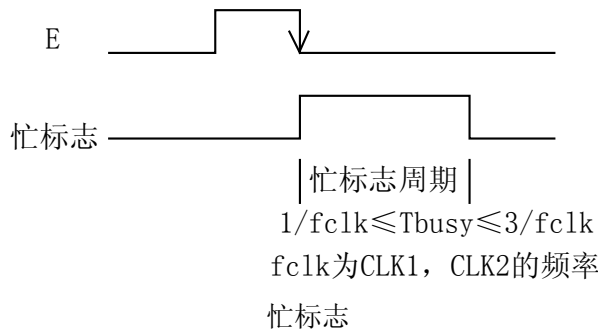


忙标志

忙标志表示 AIP31108 的忙/闲状态，当忙标志为高时，表示 AIP31108 正在执行内部操作，当忙标志为低时，AIP31108 可以接受外部命令或数据，DB7 表示忙标志



忙检测



显示开关触发器

显示开/关触发器使液晶显示开/关。当该触发器被复位（逻辑低电平），段输出端输出选择电压或非选择电压；当该触发器被置位（逻辑高电平）时，不管 RAM 中的数据，段输出端输出均为非选择电压。显示开/关触发器状态可由指令修改。在 RSTB 端为低电平时，段输出端无信号。读状态指令读出在 DB5 上表示该触发器状态。该触发器由 CL 信号同步。

X 页寄存器

X 页寄存器用来标识内部显示 RAM 页，无计数功能，地址由指令设置。



Y 地址计数器

Y 地址计数器标识内部显示 RAM 地址，由指令设置，并在读或写操作时自动增 1。

显示数据存储

显示数据存储寄存器存储液晶显示数据。“1”为显示，“0”为关闭。

显示数据 RAM 地址和段输出由 ADC 控制。

— ADC=H → Y-地址 0:S1 -Y 地址 63:64

— ADC=L → Y-地址 0:S64 -Y 地址 63:S1

ADC 端接 V_{DD} 或 V_{SS}。

显示起始行寄存器

显示开始行寄存器表示液晶显示器顶行和显示 RAM 中的数据的地址的对应关系。开始行设置指令数据中的 DB<0:5>被锁存在显示开始寄存器中。并在 FRM 为高时，锁存数据传送至 Z 地址计数中。这个操作作用于滚动液晶屏的显示内容。

显示控制指令

显示控制指令控制 AIP31108 内部状态，指令由 MPU 接收。下表为控制指令：

指令	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	功能	
显示开/关	L	L	L	L	H	H	H	H	H	L/H	控制显示开/关，不影响内部状态和显示存储器数据。 L:OFF, H:ON	
设置地址 (Y 地址)	L	L	L	H	Y 地址 (0-63)						设置 Y 地址计数器中 Y 地址	
设置页 (X 地址)	L	L	H	L	H	H	H	页 (0-7)			设置 X 地址寄存器中 X 地址	
显示起始行 (Z 地址)	L	L	H	H	显示开始行 (0-63)						设置显示开始行寄存器内容	
状态读	L	H	忙	L	开 / 关	复 位	L	L	L	L	读状态： Busy L: 空闲 H: 工作中 开/关 L: 显示开 H: 显示关 复位 L: 正常 H: 复位	
写显示数据	H	L	写数据									写数据 (DB0:7) 到显示存储器，写指令后，Y 地址自动增 1。
读显示数据	H	H	读数据									从显示存储器中读取数据到数据总线



显示开/关

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	1	1	1	1	1	D

显示数据在 D=1 时显示在 D=0 时消失。尽管当 D=0 时显示数据不在屏幕上显示，该数据依然保存在存储器中，因此可以将 D=0 改变到 D=1 使其显示。

设置地址 (Y 地址)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0

显示数据存储器的 Y 地址 (AC0-AC5) 在 Y 计数器中设置。地址由指令设置并在对显示 RAM 读或写时自动增 1。

设置页 (X 地址)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	0	1	1	1	AC2	AC1	AC0

显示存储器的 X 地址 (AC0-AC2) 在 X 地址寄存器中设置。MPU 中读/写操作在这一页面执行，直到下一个页被设置。

显示开始行 (Z 地址)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	1	AC5	AC4	AC3	AC2	AC1	AC0

显示存储器的 Z 地址在显示开始行寄存器中被设置并显示在屏幕顶端。当显示占空比为 1/64 或其它 (1/32-1/64)，在 LCD 显示屏从显示开始指令指定的行开始显示。

读状态

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	1	BUSY	0	ON/OFF	RESET	0	0	0	0

- BUSY
BUSY=1, 芯片执行内部操作，不接受指令。
BUSY=0, 芯片准备好接收指令。
- 开/关
当开/关=1 显示开
当开/关=0 显示关
- 复位
RESET=0 系统正在被初始化，在这个状态下，除状态读指令外，其余不接收
RESET=1 系统初始化结束，系统可以正常工作



写显示数据

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	0	D7	D6	D5	D4	D3	D2	D1	D0

写数据 (D0-D7) 至显示存储器, 写指令结束后, Y 地址自动增 1

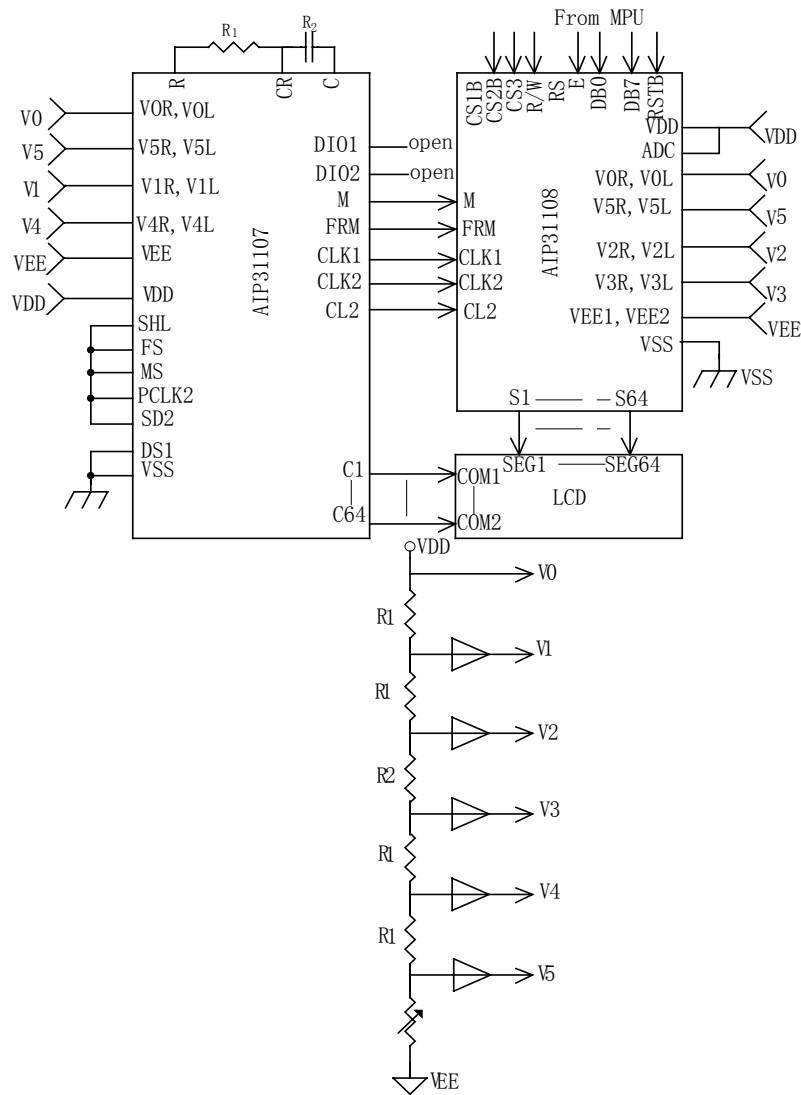
读显示数据

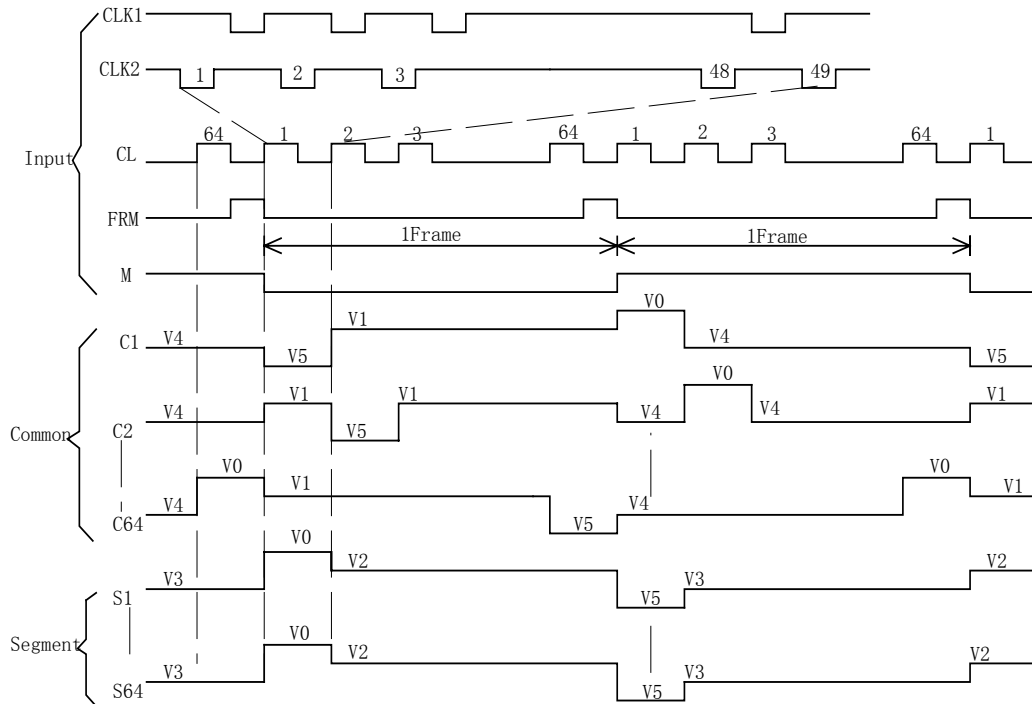
RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	1	D7	D6	D5	D4	D3	D2	D1	D0

从显示存储器读数据 (D0-D7), 读指令结束后, Y 地址自动增 1

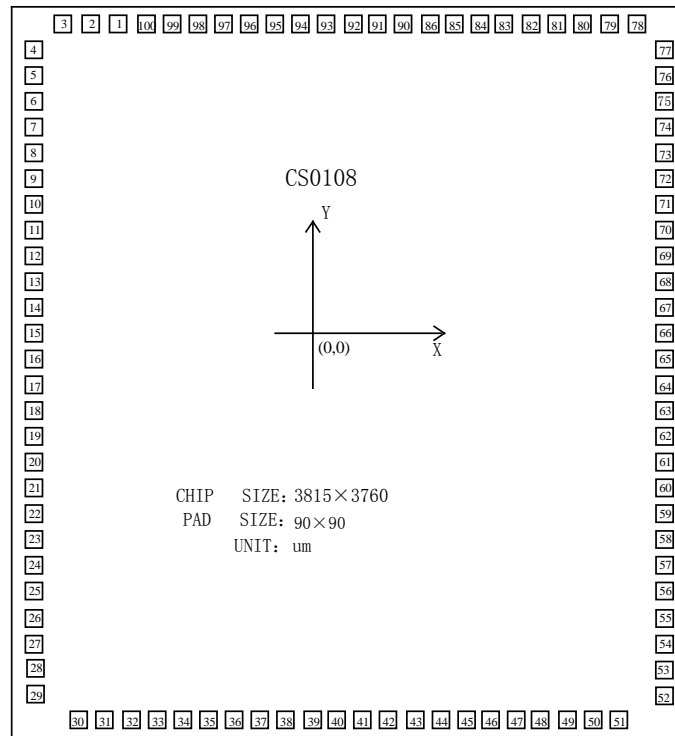
应用图

1/64 占宽比位驱动 (AIP31107) 接口电路





PAD 图





PAD 坐标

序号	PAD 名	X	Y	序号	PAD 名	X	Y
1	ADC	779.30	3532.45	35	S38	1199.40	75.00
2	M	659.30	3532.45	36	S37	1319.40	75.00
3	VDD	534.30	3532.45	37	S36	1439.40	75.00
4	V3	75.00	3503.45	38	S35	1559.40	75.00
5	V2	75.00	3383.45	39	S34	1679.40	75.00
6	V5	75.00	3263.45	40	S33	1799.40	75.00
7	V0	75.00	3143.45	41	S32	1919.40	75.00
8	VEE	75.00	3023.45	42	S31	2039.40	75.00
9	S64	75.00	2901.45	43	S30	2159.40	75.00
10	S63	75.00	2778.45	44	S29	2279.40	75.00
11	S62	75.00	2658.45	45	S28	2399.40	75.00
12	S61	75.00	2538.45	46	S27	2519.40	75.00
13	S60	75.00	2418.45	47	S26	2639.40	75.00
14	S59	75.00	2298.45	48	S25	2759.40	75.00
15	S58	75.00	2178.45	49	S24	2879.40	75.00
16	S57	75.00	2058.45	50	S23	2999.40	75.00
17	S56	75.00	1938.45	51	S22	3119.40	75.00
18	S55	75.00	1818.45	52	S21	3637.80	498.45
19	S54	75.00	1698.45	53	S20	3637.80	618.45
20	S53	75.00	1578.45	54	S19	3637.80	738.45
21	S52	75.00	1458.45	55	S18	3637.80	858.45
22	S51	75.00	1338.45	56	S17	3637.80	978.45
23	S50	75.00	1218.45	57	S16	3637.80	1098.45
24	S49	75.00	1098.45	58	S15	3637.80	1218.45
25	S48	75.00	978.45	59	S14	3637.80	1338.45
26	S47	75.00	858.45	60	S13	3637.80	1458.45
27	S46	75.00	738.45	61	S12	3637.80	1578.45
28	S45	75.00	618.45	62	S11	3637.80	1698.45
29	S44	75.00	498.45	63	S10	3637.80	1818.45
30	S43	599.40	75.00	64	S9	3637.80	1938.45
31	S42	719.40	75.00	65	S8	3637.80	2058.45
32	S41	839.40	75.00	66	S7	3637.80	2178.45
33	S40	959.40	75.00	67	S6	3637.80	2298.45
34	S39	1079.40	75.00	68	S5	3637.80	2418.45



序号	PAD 名	X	Y	序号	PAD 名	X	Y
69	S4	3637.80	2538.45	85	DB6	2339.30	3532.45
70	S3	3637.80	2658.45	86	DB7	2219.30	3532.45
71	S2	3637.80	2778.45	87	NC		
72	S1	3637.80	2898.45	88	NC		
73	VEE	3637.80	3023.45	89	NC		
74	V0	3637.80	3143.45	90	CS3	2099.30	3532.45
75	V5	3637.80	3263.45	91	CS2B	1979.30	3532.45
76	V2	3637.80	3383.45	92	CS1B	1859.30	3532.45
77	V3	3637.80	3503.45	93	RSTB	1739.30	3532.45
78	GND	3179.95	3532.45	94	RW	1619.30	3532.45
79	DB0	3059.30	3532.45	95	RS	1499.30	3532.45
80	DB1	2939.30	3532.45	96	CL	1379.30	3532.45
81	DB2	2819.30	3532.45	97	CLK2	1259.30	3532.45
82	DB3	2699.30	3532.45	98	CLK1	1139.30	3532.45
83	DB4	2579.30	3532.45	99	E	1019.30	3532.45
84	DB5	2459.30	3532.45	100	FRM	899.30	3532.45



Package Information (QFP100-14x20-0.65)

